



暫定版

AK8160B

Multi Clock Generator IC

AK8160B は、PCI Express 100MHz を出力可能な PLLを内蔵した周波数拡散機能付きクロックジェネレータICです。25MHz 水晶振動子から周波数の異なる高精度のクロックを同時に出力することができます。

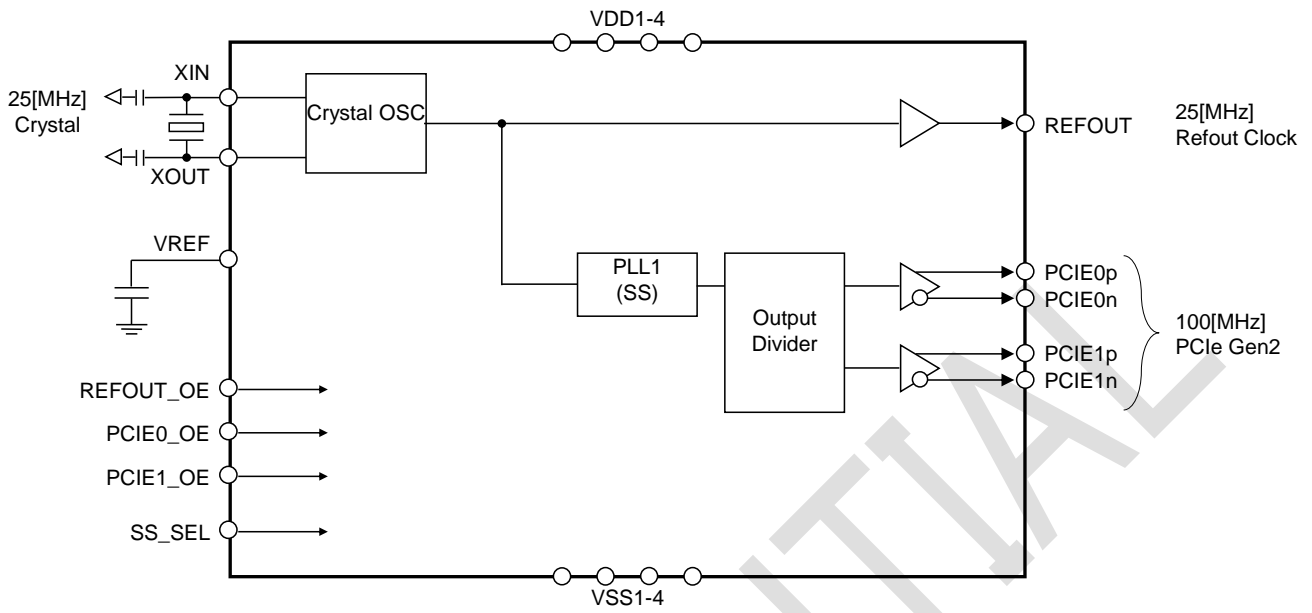
特 長

- | | | | |
|--------------------------|-----------------------|---|--|
| <input type="checkbox"/> | 電源電圧 | : | 3.0V - 3.6V |
| <input type="checkbox"/> | 消費電流 | : | 35 mA typ. (全動作 100.000MHz 出力時) |
| <input type="checkbox"/> | マスタクロック | : | 25.000MHz 水晶振動子 |
| <input type="checkbox"/> | 生成クロック | | |
| | PCIE0p-1p/0n-1n | : | 100.000MHz (Differential) with SS |
| | REFOUT | : | 25.000MHz (LVCMOS) without SS |
| <input type="checkbox"/> | SS 変調度 | : | 0%, -0.5% |
| <input type="checkbox"/> | 変調周波数 | : | 30kHz to 33kHz |
| <input type="checkbox"/> | ジッタ出力 | | |
| | RMS Jitter | : | 2.6ps max. (PCIE0p-1p/0n-1n, BW=10[kHz]-1.5[MHz])
2.6ps max. (PCIE0p-1p/0n-1n, BW=1.5[MHz]-50[MHz]) |
| | Cycle to Cycle Jitter | : | 125ps max. (PCIE0p-1p/0n-1n)
15ps typ. (1 σ) (REFOUT) |
| <input type="checkbox"/> | パッケージ | : | 0.4pitch 3mm x 3mm 20pin QFN (鉛フリー) |

■用途

DSL, ネットワーク機器, MFP, ゲーム機等

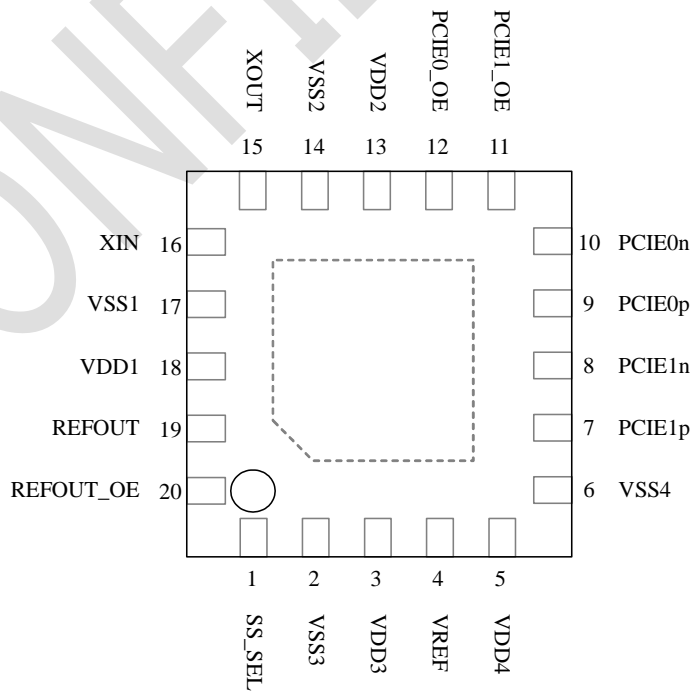
1. ブロック図



2. 端子説明

2-1) 端子配置図

20pin QFN (Top View)



2-2) 端子機能説明

番号	端子名	端子タイプ	説明
1	SS_SEL	DI	SS 変調度制御端子。 SS_SEL="L" のとき、SS 変調度は 0[%](off) となります。 SS_SEL="H" のとき、SS 変調度は -0.5[%] となります。
2	VSS3	PWR	GND端子 3
3	VDD3	PWR	電源端子 3
4	VREF	AO	基準電圧発生端子。 この端子と GND の間に 1[μ F] 以上のコンデンサを接続して下さい。 パワーダウン時は Hi-z 出力となります。
5	VDD4	PWR	電源端子 4
6	VSS4	PWR	GND端子 4
7	PCIE1p	DO	PCI Express Gen2 クロック出力端子 100.000MHz 出力端子となります。
8	PCIE1n	DO	PCI Express Gen2 クロック出力端子 100.000MHz 出力端子となります。
9	PCIE0p	DO	PCI Express Gen2 クロック出力端子 100.000MHz 出力端子となります。
10	PCIE0n	DO	PCI Express Gen2 クロック出力端子 100.000MHz 出力端子となります。
11	PCIE1_OE	DI	PCIE1p/n 出力制御端子。 PCIE1_OE="L" のとき、PCIE1p/n 出力端子は "L" 出力となります。 PCIE1_OE="H" のとき、PCIE1p/n 出力端子は 100.000MHz 出力となります。
12	PCIE0_OE	DI	PCIE0p/n 出力制御端子。 PCIE0_OE="L" のとき、PCIE0p/n 出力端子は "L" 出力となります。 PCIE0_OE="H" のとき、PCIE0p/n 出力端子は 100.000MHz 出力となります。
13	VDD2	PWR	電源端子 2
14	VSS2	PWR	GND端子 2
15	XOUT	AO	25.000MHz 水晶振動子接続端子。
16	XIN	AI	25.000MHz 水晶振動子接続端子。
17	VSS1	PWR	GND端子 1
18	VDD1	PWR	電源端子 1
19	REFOUT	DO	REFOUT 出力端子。 25.000MHz 出力端子となります。
20	REFOUT_OE	DI	REFOUT 出力制御端子。 REFOUT_OE="L" のとき、REFOUT 出力端子は "L" 出力となります。 REFOUT_OE="H" のとき、REFOUT 出力端子は 25.000MHz 出力となります。

注意： AI=アナログ入力端子、AO=アナログ出力端子、DI=デジタル入力端子、
DO=デジタル出力端子、PWR=電源端子
裏面タブは基板 GND に接続して下さい。

3. 電気的特性

3-1) 絶対最大定格

項目	記号	MIN	MAX	単位	備考
電源電圧	VDD	-0.3	4.6	V	
グランド・レベル	VSS	0	0	V	
入力端子電圧	VIN	VSS-0.3	VDD+0.3	V	
入力電流	IIN	-10	10	mA	
保存温度	Tstg	-55	130	°C	

注意： この値を超えた条件で使用した場合デバイスを破壊することがあります。
また、通常の動作は保証されません。

3-2) 動作条件

項目	記号	MIN	TYP	MAX	単位	備考
動作温度	Ta	-40		85	°C	
電源電圧	VDD	3.0	3.3	3.6	V	
出力端子 負荷容量	Cp1			25	pF	REFOUT pin

* VDD1-4 はそれぞれ同じの電源を使用し、各端子と GND 間に 0.1 μ F 程度のコンデンサを可能な限り VDD 端子に近い場所で接続してください。

3-3) 消費電流

VDD=3.0~3.6V, Ta=-40~85°C

項目	記号	MIN	TYP	MAX	単位	備考
消費電流 1	IDD1		35	TBD	mA	*1 *2
消費電流 2	IDD2		34	TBD	mA	*1 *3
消費電流 3	IDD3		0	100	μA	*1 *4

*1 REFOUT pin: 無負荷, PCIE0p/n, PCIE1p/n: CL=2[pF]

*2 全動作 100.000MHz 出力時(REFOUT_OE = PCIE0_OE = PCIE1_OE = SS_SEL = "H")

*3 全動作 100.000MHz 出力時(REFOUT_OE = "L", PCIE0_OE = PCIE1_OE = SS_SEL = "H")

*4 全パワーダウン時 (REFOUT_OE = PCIE0_OE = PCIE1_OE = "L")

3-4) DC特性

VDD=3.0~3.6V, Ta=-40~85°C

項目	端子	MIN	TYP	MAX	単位	備考
高レベル入力電圧	REFOUT_OE PCIE0_OE PCIE1_OE SS_SEL	0.7*VDD			V	
低レベル入力電圧	同上			0.3*VDD	V	
入力リーク電流	同上	-1		+1	μA	
VREF 出力電圧	VREF	0.72	0.8	0.88	V	Cvref=1μF
高レベル出力電圧	REFOUT	0.8*VDD			V	IOH=-4mA
低レベル出力電圧	同上			0.2*VDD	V	IOL=4mA

3-5) AC特性 (Differential Output 以外)

VDD=3.0~3.6V, Ta=-40~85°C

項目	端子	MIN	TYP	MAX	単位	備考
水晶発振周波数	XIN XOUT		25.000		MHz	
発振精度	REFOUT	-100	0	+100	ppm	*1
出力周波数	同上		25.000		MHz	
出力立ち上がり/ 立ち下がり スルーレート	同上		2.5	5.0	ns	0.2xVDD <-> 0.8xVDD *2
出力デューティ サイクル	同上	40	50	60	%	*2
サイクル-サイクル ジッタ (1σ)	同上		15		ps	*2 *3
出力ロック時間	同上			2	ms	*2 *4

*1 村田製作所社製水晶振動子：XRCGB25M000F3M00R0（発振周波数精度 ±70ppm, P. 10 参照）の使用を想定します。

*2 設計値です。

*3 10000 回サンプル。

*4 パワーダウン解除後、クロック出力が所定周波数の+/-0.1%に達するまでの時間。

3-6) AC特性 (Differential Output)

VDD=3.0~3.6V, Ta=-40~85°C

項目	端子	MIN	TYP	MAX	単位	備考
平均出力周波数	PCIE0/1p	99.97	100.000	100.03	MHz	*1 SS off 時
	PCIE0/1n	99.47		100.03	MHz	*1 SS on (-0.5%) 時
端子間スキュー	同上			250	ps	*2
出力立ち上がり/ 立ち下がり スルーレート	同上	2.5		8.0	V/ns	*2 Fig3-4 Differential
出力クロスポイント 電圧	同上	250		550	mV	*2 Fig3-2
出力クロスポイント 電圧変動量	同上			140	mV	*2 Fig3-3
出力リングバック 電圧マージン	同上	-100		100	mV	*2 Fig3-7
出力リングバック 時間	同上	500			ps	*2 Fig3-8
最大出力電圧	同上			1.15	V	*2 Fig3-2 Single End

最小出力電圧	同上	-0.3			V	*2 Fig3-2 Single End
出力デューティ サイクル	同上	45	50	55	%	*2 Fig3-6
出力立ち上がり/ 立ち下がり 時間マッチング	同上			20	%	*2 Fig3-5
PCI Express Gen2 RMS ジッタ	同上			2.6	ps	BW = 10kHz - 1.5MHz *2 *3
				2.6	ps	BW = 1.5MHz - 50MHz *2 *3
サイクルーサイクル ジッタ (p-p)	同上			125	ps	*2 *4
出力ロック時間	同上			2	ms	SS off 時 *2 *5

- *1 村田製作所社製水晶振動子：XRCGB25M000F3M00R0（発振周波数精度 $\pm 70\text{ppm}$ ，P. 10 参照）の使用を想定します。
- *2 設計値です。
- *3 RMS ジッタの測定値にジッターフィルタ伝達関数適用後の値です。
- *4 10000 回サンプル、 $\pm 7\sigma$ 。
- *5 パワーダウン解除後、クロック出力が所定周波数の $\pm 0.1\%$ に達するまでの時間。
- *6 測定ポイントは、「3-8) Differential Output 測定回路」参照。

3-7) Differential Output 測定回路

Differential Output の各特性は、Fig3-1 の Measure Point にて測定します。

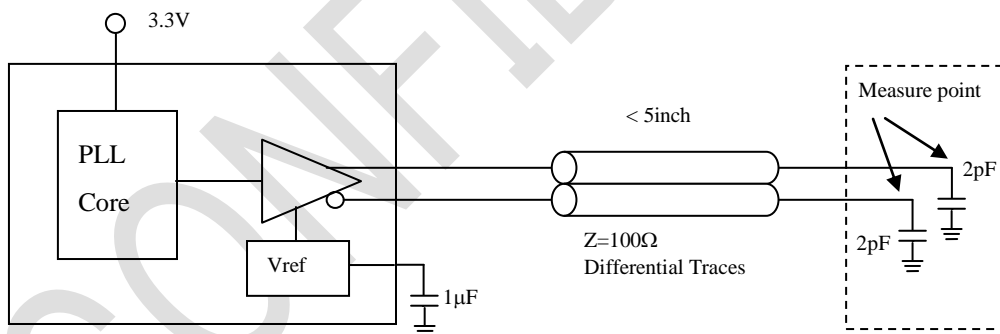


Fig. 3-1. Differential Output 測定回路

3-8) Differential Output AC 特性定義波形

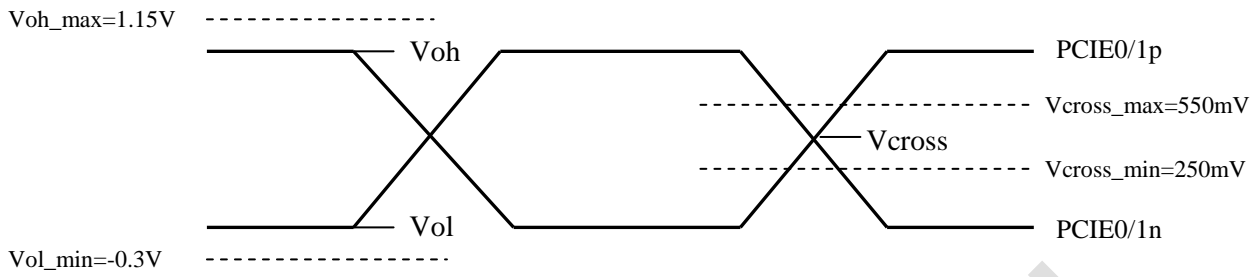


Fig. 3-2. 高レベル電圧、低レベル電圧、出力クロスポイント電圧の定義

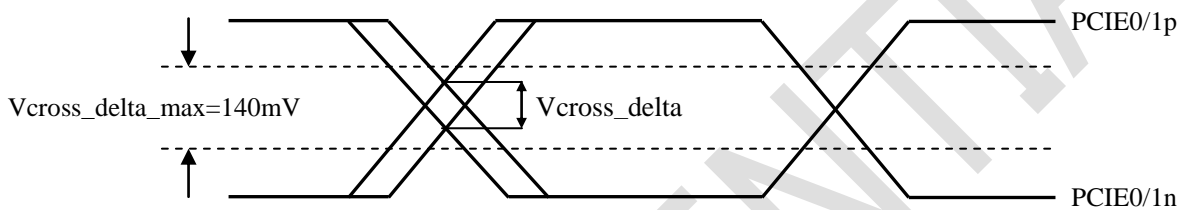


Fig. 3-3. 出力クロスポイント電圧変動量の定義

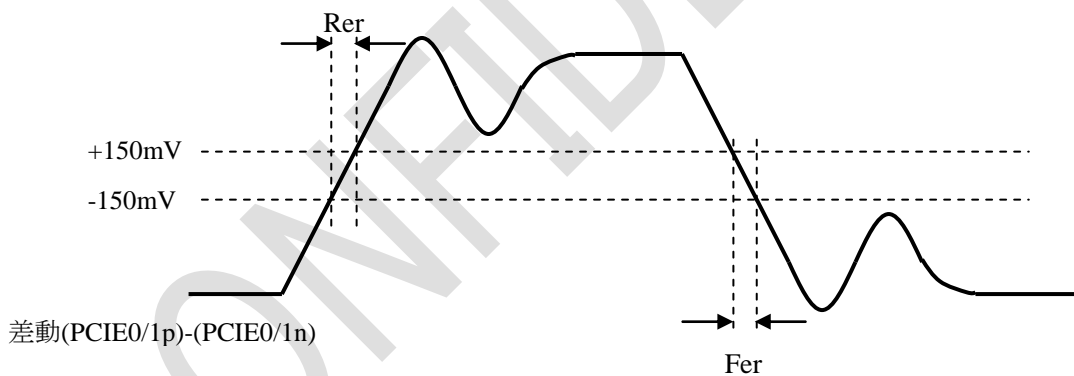
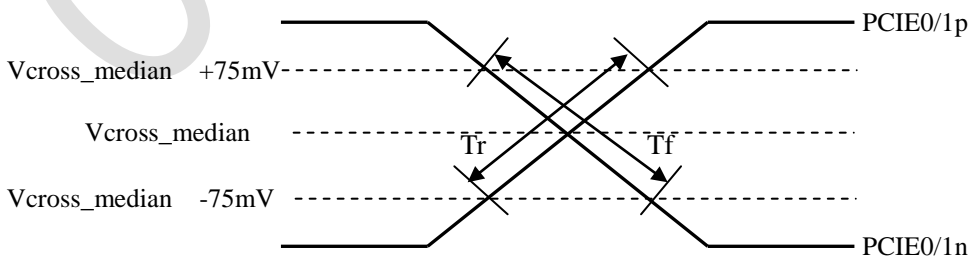


Fig3-4. 出力スルーレートの定義



$$RFmatch (\%) = 100 * 2 * (Tr - Tf) / (Tr + Tf)$$

Fig. 3-5. 出力立ち上がり/立ち下がり時間マッチングの定義

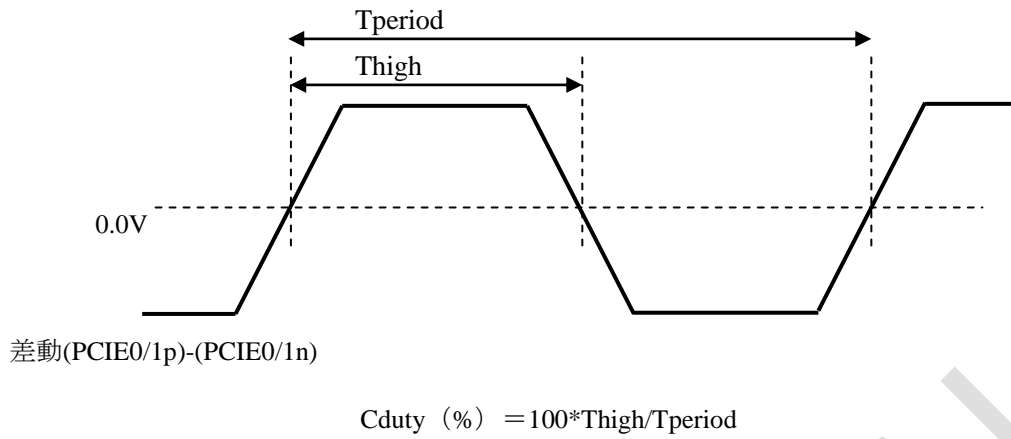


Fig. 3-6. 出力デューティサイクルの定義



Fig. 3-7. 出力リングバック電圧マージンの定義

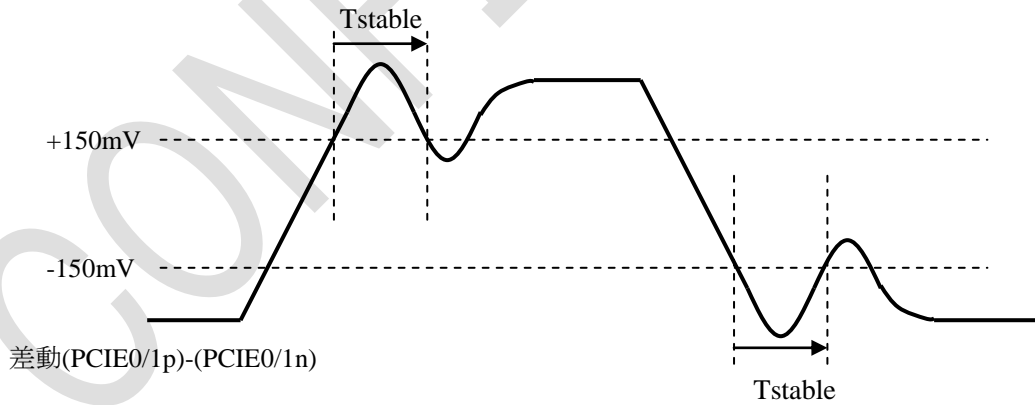
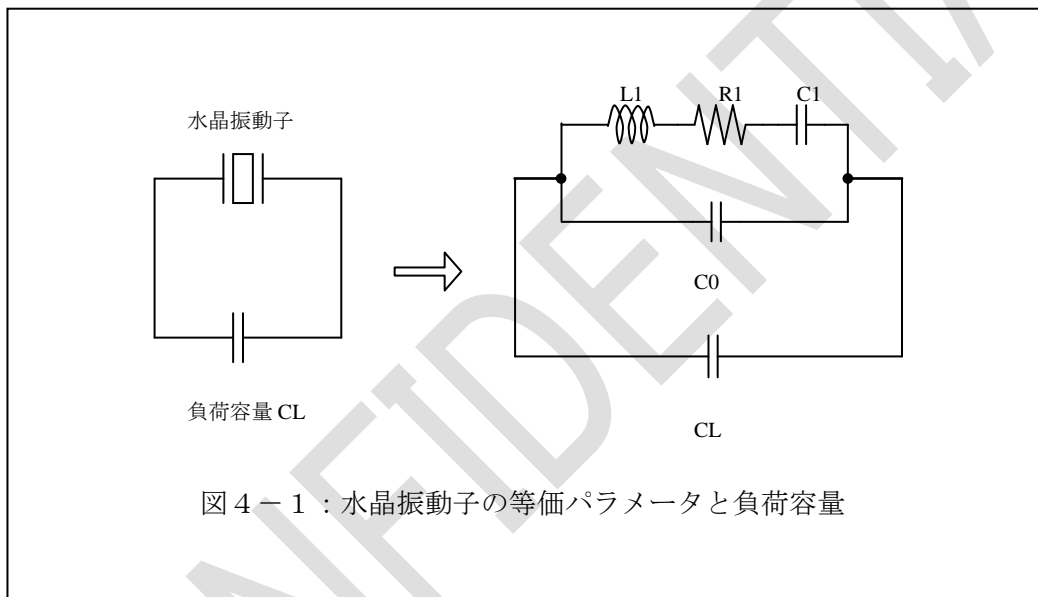


Fig. 3-8. 出力リングバック時間の定義

4. 対応水晶振動子

村田製作所製 XRCGB25M000F3M00R0

項目	記号	MIN	TYP	MAX	単位	備考
公称周波数	f0		25.0000		MHz	CL=6[pF]
等価抵抗	R1		56.9	150	Ω	
並列容量	C0		0.59		pF	
等価直列容量	C1		1.29		fF	
等価直列インダクタンス	L1		31.52		mH	
励振レベル				300	μW	



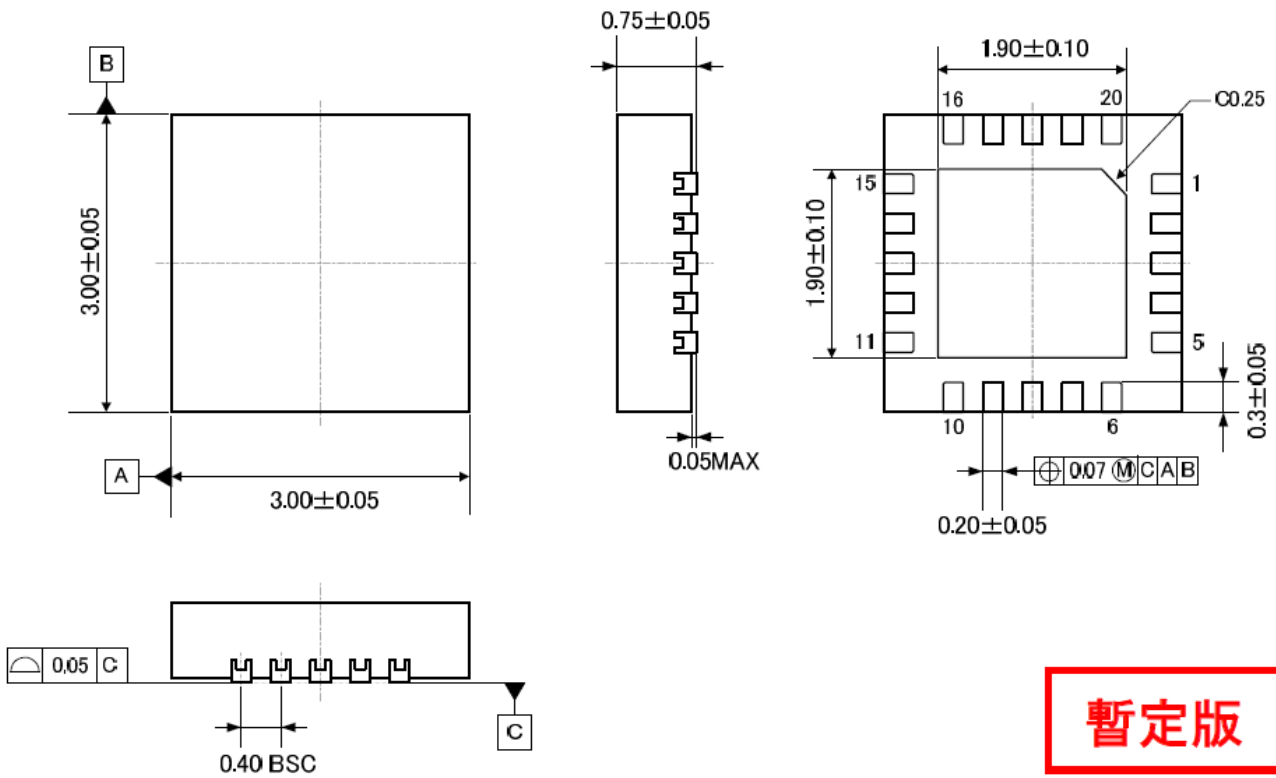
5. 外部回路接続例

TBD

CONFIDENTIAL

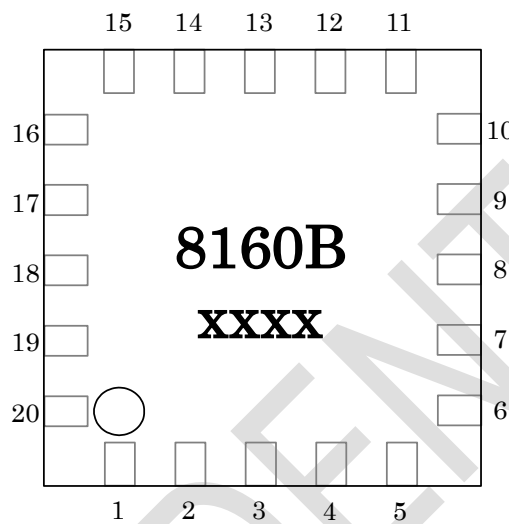
6. パッケージ外形寸法図 (単位mm)

・ 3mm x 3mm, 0.4mm pitch 20pin QFN (暫定版パッケージ図面)



7. マーキング図

- | | | |
|----|------------|-----------|
| a. | 1ピン表示 | 丸印 |
| b. | マーケティングコード | 8160B |
| c. | デートコード | XXXX (4桁) |



重要な注意事項

- 本書に記載された製品、および、製品の仕様につきましては、製品改善のために予告なく変更することがあります。従いまして、ご使用を検討の際には、本書に掲載した情報が最新のものであることを弊社営業担当、あるいは弊社特約店営業担当にご確認ください。
- 本書に記載された周辺回路、応用回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器設計において本書に記載された周辺回路、応用回路、ソフトウェアおよびこれらに関連する情報を使用される場合は、お客様の責任において行ってください。本書に記載された周辺回路、応用回路、ソフトウェアおよびこれらに関連する情報の使用に起因してお客様または第三者に生じた損害に対し、弊社はその責任を負うものではありません。また、当該使用に起因する、工業所有権その他の第三者の所有する権利に対する侵害につきましても同様です。
- 本書記載製品が、外国為替および、外国貿易管理法に定める戦略物資（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 医療機器、安全装置、航空宇宙用機器、原子力制御用機器など、その装置・機器の故障や動作不良が、直接または間接を問わず、生命、身体、財産等へ重大な損害を及ぼすことが通常予想されるような極めて高い信頼性を要求される用途に弊社製品を使用される場合は、必ず事前に弊社代表取締役の書面による同意をお取りください。
- この同意書を得ずにこうした用途に弊社製品を使用された場合、弊社は、その使用から生ずる損害等の責任を一切負うものではありませんのでご了承ください。
- お客様の転売等によりこの注意事項の存在を知らずに上記用途に弊社製品が使用され、その使用から損害等が生じた場合は全てお客様にてご負担または補償して頂きますのでご了承ください。